

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
G 0 1 N 21/88		J 2107-2 J		
G 0 6 F 11/22	3 3 0 B	9072-5 B		
15/62	4 0 5 A	8526-5 L		
15/70	3 3 0 N	9071-5 L		
H 0 5 K 3/00		Q 6921-4 E		

審査請求 未請求 請求項の数1(全4頁)

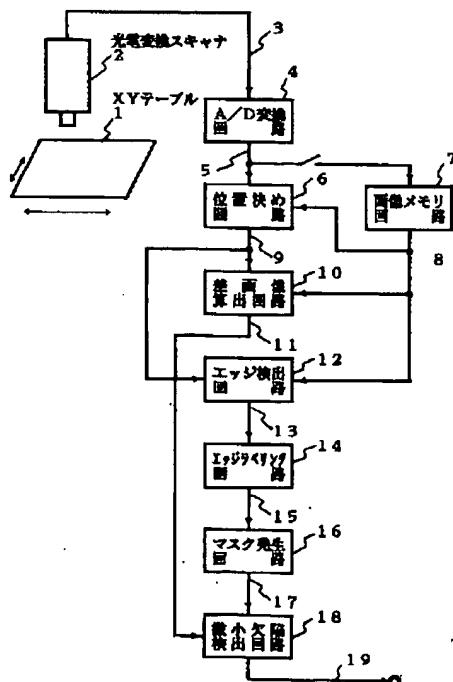
(21)出願番号	特願平3-76654	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成3年(1991)4月10日	(72)発明者	横井 貞明 東京都港区芝五丁目7番1号日本電気株式会社内
		(74)代理人	弁理士 内原 訓

(54)【発明の名称】 微小欠陥検出装置

(57)【要約】

【構成】 繰り返しパターン間の比較検査に際し、位置決め回路6で画像メモリ回路7からのメモリ画像信号8を参照してディジタル画像信号5の微細位置調整を行い、差画像算出回路10で画像間の差を求めて差画像信号11を出力する。一方、エッジ検出回路12では3×3のエッジ検出オペレータを走査してエッジ位置を検出し、エッジラベリング回路14で接続関係に基づいてラベリング処理を行い、マスク発生回路16でエッジラベル信号15から、あらかじめ設定した領域より大きいものをエッジと判定し、非検査領域とするマスク信号17を発生する。微小欠陥検出回路18はマスク信号17で差画像信号11にマスキング処理を行ってパターンエッジ部の出力を遮断し、微小欠陥信号19を取り出す。

【効果】 比較検査において、パターンエッジのばらつきに影響されることなく微小欠陥のみを検出することが可能となる。



【特許請求の範囲】

【請求項 1】 X Yテーブル上に載置した対象物を走査する光電変換スキャナと、この光電変換スキャナからの画像信号を多値レベルのデジタル画像信号に変換するA/D変換回路と、このA/D変換回路からのデジタル画像信号を記憶する画像メモリ回路と、前記X Yテーブルを対象物上の繰り返しパターン分だけ移動させたのち前記光電変換スキャナを走査して前記A/D変換回路から出力されるデジタル画像信号に前記画像メモリ回路から読み出したメモリ画像信号を参照して微細な位置補正を行う位置決め回路と、この位置決め回路から出力される補正済ディジタル画像信号と前記メモリ画像信号との差を求めて差画像を生成する差画像算出回路と、前記補正済ディジタル画像信号および前記メモリ画像信号にそれぞれエッジ検出オペレータを操作してエッジ位置を求めるエッジ検出回路と、このエッジ検出回路から出力されるエッジ信号に対し連続領域ごとに番号付けを行うラベリング処理を施すエッジラベリング回路と、このエッジラベリング回路から出力されるラベル番号の中で領域が一定値以上のものを取り出すマスク発生回路と、このマスク発生回路から出力されるマスク信号で前記差画像信号から微小欠陥のみを取り出す微小欠陥検出回路とを備えたことを特徴とする微小欠陥検出装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は微小欠陥検出装置に関し、特に印刷配線パターン間の比較検査を行うときに、パターン間の信号レベル差を求めて、一定しきい値との大小関係により欠陥判定を行い、配線パターン上の微小欠陥を検出する微小欠陥検出装置に関する。

【0002】

【従来の技術】 従来、比較検査装置による微小欠陥の検出には、光電変換スキャナで対象物を走査して得た画像と、対象物を配線パターンの繰り返し周期分ずらせて得た画像とを、正確に重ね合わせる位置合わせを行った後、両者間の差画像を求め、差画像の出力が一定のしきい値より大きいものを欠陥として検出する手法が用いられている。

【0003】

【発明が解決しようとする課題】 上述した従来の方法では、比較する配線パターンのパターンエッジの微細な違いが、すべて欠陥として検出されてしまうため、これらを除外して判定しなければならないという欠点があった。

【0004】 本発明の目的は、パターンエッジでの信号レベル差に影響されずパターン内の微小欠陥のみを検出する微小欠陥検出装置を提供することである。

【0005】

【課題を解決するための手段】 本発明の微小欠陥検出装置は、X Yテーブル上に載置した対象物を走査する光電

10

20

30

40

50

変換スキャナと、この光電変換スキャナからの画像信号を多値レベルのデジタル画像信号に変換するA/D変換回路と、このA/D変換回路からのデジタル画像信号を記憶する画像メモリ回路と、前記X Yテーブルを対象物上の繰り返しパターン分だけ移動させたのち前記光電変換スキャナを走査して前記A/D変換回路から出力されるデジタル画像信号に前記画像メモリ回路から読み出したメモリ画像信号を参照して微細な位置補正を行う位置決め回路と、この位置決め回路から出力される補正済ディジタル画像信号と前記メモリ画像信号との差を求めて差画像を生成する差画像算出回路と、前記補正済ディジタル画像信号および前記メモリ画像信号にそれぞれエッジ検出オペレータを操作してエッジ位置を求めるエッジ検出回路と、このエッジ検出回路から出力されるエッジ信号に対し連続領域ごとに番号付けを行うラベリング処理を施すエッジラベリング回路と、このエッジラベリング回路から出力されるラベル番号の中で領域が一定値以上のものを取り出すマスク発生回路と、このマスク発生回路から出力されるマスク信号で前記差画像信号から微小欠陥のみを取り出す微小欠陥検出回路とを備えて構成されている。

【0006】

【実施例】 次に、本発明の実施例について図面を参照して説明する。

【0007】 図1は本発明の一実施例を示すブロック図である。

【0008】 図1において、まず、X Yテーブル1上に載置された検査対象物を光電変換スキャナ2によって走査し、読み出した画像信号3をA/D変換回路4で多値レベルのデジタル画像信号に変換し、画像メモリ回路7に記憶させる。

【0009】 次に、X Yテーブル1を対象物上の繰り返しパターン分だけ一定量移動させ、画像メモリ回路7に記憶してあるパターンと同一のパターンが含まれる状態で前回と同様に光電変換スキャナ2によって走査し、A/D変換回路4から得られたデジタル画像信号5を位置決め回路6に入力する。

【0010】 位置決め回路6は、これと同時に画像メモリ回路7からメモリ画像信号8を読み出し、A/D変換回路4から入力したデジタル画像信号5と比較し、デジタル画像信号5に対し微細な位置補正を施し、補正済ディジタル画像信号9を出力する。

【0011】 差画像算出回路10は、補正済ディジタル画像信号9とメモリ画像信号8とを入力し、それらの画像間の差を求めて差画像信号11を出力する。ここまででは、従来の比較検査による欠陥検出の場合と同じであり、従来は、差画像信号11のうち一定のしきい値を超すものが欠陥信号として出力されている。本実施例においては、エッジ検出回路12、エッジラベリング回路14、マスク発生回路16及び微小欠陥検出回路18によ

り、パターンエッジ部分に相当する欠陥信号を出力しないようにしている。

【0012】エッジ検出回路12は、補正済デジタル画像信号9及びメモリ画像信号8を入力し、それぞれの画像の各点に対して 3×3 （ドット）のエッジ検出オペレータ（傾斜を検出するための演算処理）を順次走査して処理し、処理結果の絶対値が一定値以上の点をエッジ位置として2値信号化し、両者の論理和を求めてエッジ信号13として出力する。

【0013】エッジラベリング回路14は、エッジ検出回路12から入力されたエッジ信号13に対応する画像の各点の接続関係を調べ、つながっている点の集まりに同一領域として同じラベル番号を付けるラベリング処理を行い、ラベル番号付けしたエッジラベル信号15を出力する。

【0014】マスク発生回路16は、エッジラベリング回路14より出力されるエッジラベル信号15の中で、あらかじめ設定した領域よりも大きいものをエッジと判定して、非検査領域とするマスク信号17を発生する。微小欠陥検出回路18は、マスク発生回路16で発生したマスク信号17を用いて、差画像信号11に対してマスク処理を行い、欠陥のみを微小欠陥信号19として出力する。

【0015】図2は、上述の実施例におけるマスク信号17を発生するまでの方法を説明する画像図である。

【0016】図2（a）及び（b）は、二つの入力信号（補正済デジタル画像信号9及びメモリ画像信号8）からエッジ検出回路12内で得られる各エッジ信号に対応するエッジ画像（斜線部分）であり、A及びBはそれぞれのパターンエッジに対応し、Cはプリント配線中の欠陥によるものである。図2（c）は、エッジ検出回路12から出力されるエッジ信号13に対応するエッジ画像であり、図2（a）と（b）の重畠（論理和）で求められる。図2（d）は、エッジラベリング回路14でラベリング処理を行なったエッジラベル画像を示しており、画像内の多数の数字はラベル番号を示す。マスク発

生回路16は、図2（d）に対応するエッジラベル信号15の中で、ラベル付け領域の大きいもの（例えば、図2（d）のラベル番号“1”）のみを取り出して非検査領域とするマスク信号17を発生する。

【0017】

【発明の効果】以上説明したように、本発明の微小欠陥検出装置は、マスク信号を発生してパターンエッジ部の信号を除去したため、パターンエッジのばらつきに影響されることなく微小欠陥のみを検出することが可能となり、従って信頼性の高い比較検査を能率よく行える効果がある。

【図面の簡単な説明】

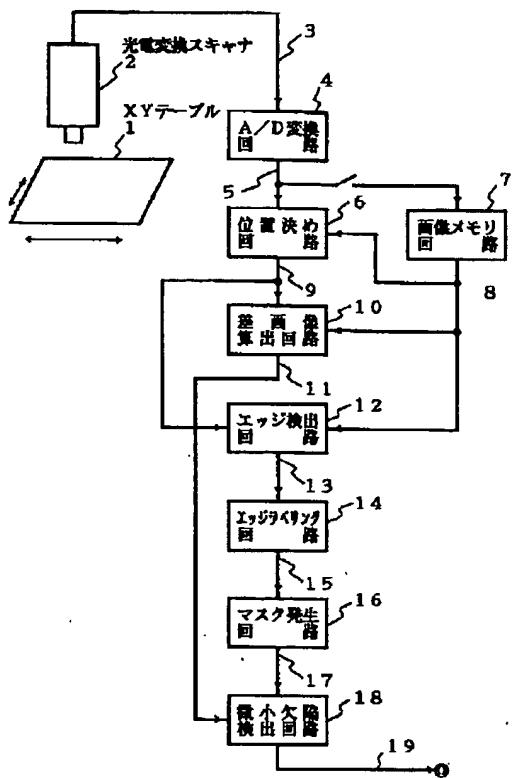
【図1】本発明の一実施例を示すブロック図である。

【図2】本実施例におけるマスク信号の発生方法を説明する画像図である。

【符号の説明】

1	X Yテーブル
2	光電変換スキャナ
3	画像信号
4	A/D変換回路
5	デジタル画像信号
6	位置決め回路
7	画像メモリ回路
8	メモリ画像信号
9	補正済デジタル画像信号
10	差画像算出回路
11	差画像信号
12	エッジ検出回路
13	エッジ信号
14	エッジラベリング回路
15	エッジラベル信号
16	マスク発生回路
17	マスク信号
18	微小欠陥検出回路
19	微小欠陥信号

【図1】



【図2】

